

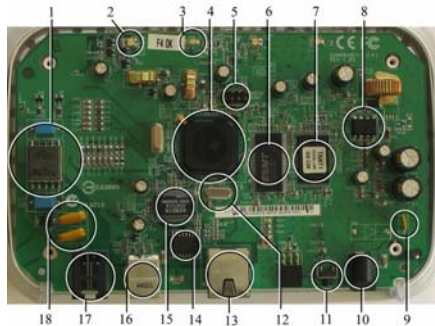


Die Alpen-Adria-Universität Klagenfurt veranstaltet ein zweitägiges wissenschaftliches Kolloquium zum Thema

Embedded Systems

Fünf geladene Experten aus Österreich, Deutschland, Schweiz und Australien referieren über Ihre aktuellen Forschungstätigkeiten in diesem Bereich.

Die Vorträge finden am 25. und 26. Juli 2006 im Hörsaal B, Südtrakt, Universitätsstraße 65-67 in Klagenfurt statt.



Ein Router als Beispiel eines „Embedded Systems“

Programm

Dienstag 25.07.2006

13:30 Uhr **Analyse verteilter eingebetteter Echtzeitsysteme mit Ereignisabhängigkeitsgraphen**

Dr.-Ing. Frank Slomka, Juniorprofessor
Universität Oldenburg, Deutschland

16:00 Uhr **System Design Evolution and a View of the Future**

Dr. Sc. techn. Ton Engbersen, Manager
IBM Research, Zürich, Schweiz

Mittwoch 26.07.2006

09:30 Uhr **Next-Generation Embedded Computer Systems**

Amos R. Omondi, Ph.D., Associate Professor
Flinders University, Australien

13:00 Uhr **Konzept-Entwicklung für „Embedded Wireless Systems on a Chip“**

Dr. techn. Mario Huemer, Universitätsprofessor
Universität Erlangen-Nürnberg, Deutschland

15:30 Uhr **Power Aware Computing – Eine neue Herausforderung beim Entwurf eingebetteter Systeme**

Dr. techn. Christian Steger, Assistenzprofessor
Technische Universität Graz, Österreich

Abstracts

Analyse verteilter eingebetteter Echtzeitsysteme mit Ereignis-abhängigkeitsgraphen

Fast alle eingebetteten Systeme müssen echtzeitfähig sein. Das bedeutet, dass man nicht beliebig lange auf eine Antwort des Rechners warten kann. Dabei unterscheidet man noch zwischen weichen und harten Zeitanforderungen oder Fristen. So ist es in einem Kommunikationssystem erlaubt hin und wieder eine der vielen Fristen zu verletzen. Darunter leidet dann zwar die Qualität der Kommunikationsverbindung, ernsthafte Schäden sind jedoch nicht zu erwarten. In Systemen der Regelungs- und Steuertechnik ist dies anders, ein Flugzeug, das nicht rechtzeitig auf Steuerbefehle reagiert kann abstürzen, ein Airbag, der zu spät oder zu früh ausgelöst wird ist nutzlos und sogar gefährlich.

Seit vielen Jahren beschäftigt man sich mit der Analyse von Echtzeitsystemen, dabei wird untersucht, ob eine gegebene Menge unabhängiger nebenläufiger Prozesse auf einem Prozessor ausgeführt werden kann, so dass alle vorgegebenen Fristen eingehalten werden. In Zukunft werden eingebettete Echtzeitsysteme vermehrt als verteilte Systeme implementiert. Der Vortrag diskutiert verschiedene Ansätze verteilte Echtzeitsysteme zu analysieren und stellt ein neues Modell, die *Ereignisabhängigkeitsgraphen* vor. Dabei lässt sich erstmals das Modell durch eine statische Analyse des Programmcodes automatisch generieren und auf die Echtzeitanalyse von Monoprozessorsystemen abbilden. Mit Hilfe von Approximationsverfahren lassen sich diese dann effizient lösen.

System Design Evolution and a View of the Future

Some 20 years ago the industry made the initial steps towards using ASIC's in their systems to improve cost and performance. ASIC's have grown to be a significant part of the Semiconductor market and are a workhorse technology for the electronics industry. Designing systems with

ASICs has become simpler and with a rigid discipline first pass success can almost be guaranteed – we will show this using a few examples. However, more recently, the silicon industry has encountered some problems, of which not the least is power consumption of the latest technology nodes and the costs of ASIC's is increasing steeply. What will be the consequences of this for the design of systems with ASICs?

Next-Generation Embedded Computer Systems

The next generation of computer systems will involve an even greater use of embedded computer systems than is currently the case, and this will be especially so with the increasingly widespread use of a variety of mobile devices. Coupled with this are the implications of developments (area, density, speed, and power dissipation) in semiconductor technology. This talk will look at some of the major issues involved.

The talk is nominally divided into four parts: In the first part, we shall briefly discuss the current Semiconductor-Industry-Association roadmap and its relevance, in respect to general computer systems but with embedded computer systems in particular. In the second part, we shall briefly discuss some applications which will be defining driving problems in the area of embedded computer systems; these include automotive electronics, robotics, computer games, and assorted mobile applications. The third part of the talk will be devoted to our current research, which covers the areas of Java processors for embedded devices and high-performance/low-power digital signal processors. Finally, in the last part of the talk, we shall future directions for our research, with special focus on matters covered in the preceding parts. We shall also briefly touch on the relevance of the matters to the development of teaching curricula.

Konzept-Entwicklung für „Embedded Wireless Systems on a Chip“

Die Evolution der drahtlosen Übertragungssysteme und im speziellen die der Mobiltelefone zeigt, dass sich die Endgeräte immer mehr zu Multimedia-

Terminals entwickeln. Die Terminals müssen eine immer größere Anzahl von zum Teil drahtlosen Übertragungsstandards sowie Standards der Multimediakommunikation, wie etwa Audio- und Video(de)kompressionsstandards, unterstützen. Gleichzeitig werden kleine Formfaktoren, große Speicherressourcen sowie ein geringer Energieverbrauch erwartet. Die Entwicklung optimaler Hardware-Architekturen stellt daher in vielerlei Hinsicht eine Herausforderung dar.

In diesem Vortrag werden im speziellen Konzepte für komplexe Basisbandchips adressiert. Die Konzeptentwicklung umfasst sowohl die Entwicklung der DSP-Algorithmen als auch die Hardware-Architekturentwicklung. Nach einem Überblick über die generellen Problemstellungen der Algorithmen- und Architektorentwicklung sowie über entsprechende Lösungsansätze wird abschließend ein konkretes Detailproblem adressiert. Dieses Beispiel zeigt klar, dass eine Optimierung von Kosten und Performance des Gesamtsystems nur durch gemeinsame Betrachtung der Analoghardware und der digital implementierten Algorithmen erfolgen kann. Es zeigt weiters die enge Verknüpfung zwischen Basisbandalgorithmen, Nachrichtentechnik und der HF-Architektur auf. Zur optimalen Konzeptentwicklung eines komplexen Basisbandchips ist zusätzlich ein gutes Verständnis der benachbarten Disziplinen „Embedded Cores“, „Embedded Firmware/Software“ sowie „Digitaler Hardwareentwurf“ von großer Bedeutung.

Power Aware Computing - Eine neue Herausforderung beim Entwurf eingebetteter Systeme

Der Entwurf eingebetteter Echtzeitsysteme wird durch die zunehmende Komplexität der Komponenten und Anforderungen hinsichtlich der Funktionalität immer anspruchsvoller. Dabei gibt es zwei Hauptaufgaben zu lösen:

1) Eingebettete Systeme bestehen meist nicht aus einer homogenen Komponente, sondern aus mehreren Komponenten unterschiedlicher Domänen (Software, Hardware digital/analog, Mechanik mit Senso-

ren/Aktoren, ..). Für die Verifikation des Gesamtsystems ist es notwendig, das Gesamtsystem zu simulieren.

2) Bei eingebetteten Systemen stellen die limitierten Ressourcen (Rechenleistung, Speicher, Leistung/Energie) eine große Herausforderung an den Systementwurf dar.

Speziell in mobilen Systemen ist jedoch nicht nur die Rechenleistung ein wesentliches Kriterium, sondern auch die Größe der Leistungs- bzw. Energieaufnahme, die zur Ausführung einer Aufgabe benötigt wird.

Beide Schwerpunkte werden in meiner Arbeitsgruppe „HW/SW Codesign“ am Institut für Technische Informatik behandelt. Systeme aus dem Bereich Smart Cards, RFID (Radio Frequency Identification), Sensornetzwerke und Automobiltechnik werden dabei näher untersucht.

Im Vortrag wird zuerst die Motivation für das Gebiet Power Aware Computing erarbeitet und danach wird ein vertieftes Fallbeispiel präsentiert.

In den letzten Jahren gewann die Thematik des energie-effizienten Designs immer mehr an Bedeutung. Treibende Faktoren sind: 1) eine stark wachsende Anzahl an Systemen mit limitierten Energieresourcen (batteriebetrieben aber auch RFID-Systeme, welche über ein elektrisches Feld versorgt werden) und 2) steigenden Betriebskosten großer Systeme (ausgestattet mit General Purpose Prozessoren) ausgelöst durch deren Leistungsverbrauch und dadurch erforderlichen Kühlaufwand.

Anhand eines Fallbeispiels aus dem Bereich Smart Cards werden die einzelnen Schritte der implementierten HW/SW Codesign Methodik für den durchgängigen Systementwurf (Modellierung, Simulation, Verifikation, Analyse, ...) präsentiert.

Ein Überblick über laufende und zukünftige Arbeiten auf dem Gebiet Power Aware Computing beendet den Vortrag.